特許技術紹介シート

| 発明の名称 / 担当高専名 | 『DC/DC変換器及び電源モジュール』 /熊本高専 | | | | | | | | |
|---------------|-----------------------------|------|------------|-----------|--|--|--|--|--|
| 発明者 | 特許番号 | 公開番号 | 登録日 | 出願日 | | | | | |
| 寺田晋也,大田一郎 | 1晋也,大田一郎 5804552 201 | | 2015年11月4日 | 2011年8月1日 | | | | | |

①技術の要約

本発明はスイッチトキャパシタ(SC)回路技術を発展させて、同一回路構成でクロックのパターンを変えるだけで、直並列切換え方式を始め、フィボナッチ数列、トリボナッチス数列およびデジタル選択式の昇降圧比に設定できます。これにより、従来回路と比べ、電圧変換器に必要な素子数の軽減と、きめ細かい昇降圧比の設定ができます。また、一つの回路構成で高効率のDC-DCコンバータ、DC-ACコンバータ、AC-DCコンバータ、AC-ACコンバータにも応用が可能となります。

②発明の効果

従来のスイッチトキャパシタ(SC)回路技術を用いたDC-DC変換器は、①変圧比1/NのSCコンバータを設計する場合、(N+1)個のキャパシタと(3N+1)個のスイッチが必要なことから、素子数(スイッチとキャパシタの個数)が多い. ②得られる変圧比は、1/NからN倍の分数比のみで、その組み合わせも少ないため、効率の高い変圧比に設定することができない. という問題がありました.

上記の問題を解決するために、本発明では一つの回路構成で、直並列切換え方式(N)、フィボナッチ方式(Fib(N+1))、トリボナッチ方式(Tri(N+1))、デジタル選択方式(2^{N-1})の昇降圧比となるように、プログラマブルに変更できます。このことよって、回路内のキャパシタに充電される電圧を変更して、電圧変換を行います。その結果、①高効率を維持できる出力電圧の範囲を広くとることができ、②回路の素子数を少なくできます。

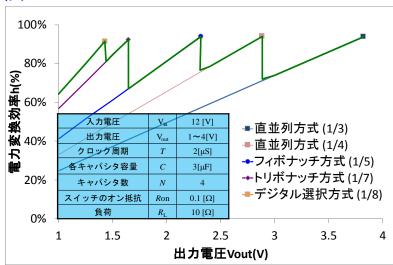
3キーワード

スイッチトキャパシタ電源装置、高効率、プログラマブル、低雑音、集積化、小形軽量

より細かく、プログラマブルに昇降圧比を設定できる電圧変換器

従来技術との比較・特長

①高効率を維持できる出力電圧の範囲が 広い.

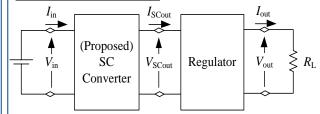


②回路の素子数を少なくできる.

素子数の比較(変圧比1/7の場合)

| | キャパシタ数 | スイッチ数 |
|-------------------|--------|-------|
| 従来型 (直並列切換え方式) | 7 | 20 |
| 提案型 | 4 | 10 |

本特許の技術概要図



制御方式を変更す ることによって, 効率よく所望の電 圧の取得が可能.



各制御方式と1/(降圧比)との関係 •直並列切換え方式

| | キャパシタ数 N | 1 | 2 | 3 | 4 | 5 | N |
|----------|-------------|---|---|---|---|----|------------------|
| | 直並列方式 | 1 | 2 | 3 | 4 | 5 | N |
| | フィボナッチ方式 | 1 | 2 | 3 | 5 | 8 | Fib(N+1) |
| トリボナッチ方式 | | 1 | 2 | 4 | 7 | 13 | Tri(N+1) |
| | デジタル選択方式 | 1 | 2 | 4 | R | 16 | 2 ^{N-1} |

- ・フィボナッチ方式 ・トリボナッチ方式
- ・デジタル選択方式

応用例·活用分野等

SC電源が得意とする分野

- ・雑音の厳しい分野(計測器用電源)
- ・超薄形が要求される分野(モバイル機器)
- 負荷応答が速い分野(FPGA用等の電源)



