

研究タイトル：

リアルタイム OS のハードウェア化と応用



氏名： 仲野 巧 / NAKANO Takumi E-mail： nakataku@toyota-ct.ac.jp

職名： 教授 学位： 博士(工学)

所属学会・協会： 情報処理学会, 電子情報通信学会, 日本教育工学会

キーワード： VHDL 設計, FPGA 実装, マイクロプロセッサ, 組み込みシステム

技術相談

提供可能技術：

- ・リアルタイム OS のハードウェア化(SiliconTRON)と応用
- ・VHDL によるハードウェア設計
- ・FPGA の SoC (System on a Chip)設計
- ・組み込みシステム(Android, iPhone, FPGA-SoC)のアプリケーション設計

研究内容：

近年、半導体技術の進歩によりマイクロプロセッサを用いた制御があらゆる製品に応用され、時間的制約を満たしながら複数の処理を実行するリアルタイム・マルチタスク処理が重要になってきている。特に、強いリアルタイム性と信頼性が求められる自動車、航空機、宇宙産業などの高性能なシステムから自動制御システム、自律制御ロボットなどの組み込みシステムにまで応用範囲が広がるにつれて、リアルタイム処理の高速化と精度に対する要求は数十 μ S から数 μ S までと、さらに高まってきている。そして、このリアルタイム処理への要求は、製品の高機能化および高性能化にとって非常に重要であり、これまで様々なアプローチが試みられてきた。

本研究では、これまで提案してきたリアルタイム OS の高速化の新しいアプローチを VHDL で設計し、LSI の試作と実際のマイクロプロセッサに評価用リアルタイム OS を実現してその性能評価を行った。その結果、リアルタイム OS の機能をハードウェアで実現することにより、システムコール処理待機とスケジューリング処理時間が大幅に高速化され、その実現可能性と有効性を検証した。また、現在の半導体技術(FPGA などのデバイス)を用いることにより高機能なリアルタイム OS の処理をハードウェアで実現し、標準化した IP として共通に利用することが可能である。

現在は、ロボカップ用ロボットの自律制御のため ALTERA の FPGA-SoC を用いて、NiosII 向けのハードウェア OS や専用命令をサポートした新しい CPU アーキテクチャを設計し、組み込みシステムに応用可能なシステム・オン・チップ (SoC) の実装と性能評価などを行っている。

第 1 回 LSI IP デザイン・アワード IP 優秀賞 1999

「リアルタイム OS の LSI 化(Silicon TRON)」

第 2 回 LSI IP デザイン・アワード IP 開発奨励賞 2000

「リアルタイム OS の IP コア(SiliconTRON)を実装したシステム LSI の設計」

ITRON を LSI 化する-リアルタイム OS をより高速化するために-, Design Wave Magazine, pp.74-89, Feb. 2000.

シリコン TRON 21 世紀の組み込みシステムに向けて, TRONWARE, Vol.67, pp.56-61, 2001

VHDL によるマイクロプロセッサ設計入門, CQ 出版社, 2002

ANSI C 言語によるハードウェア設計を体験する, Design Wave Magazine, pp.56-68, Feb. 2008.

新ユニバーシティ デジタル回路(8 章演算回路, 12 章回路設計とシミュレーション), オーム社, 2008

C ベース設計を体験する, Design Wave Magazine, pp.52-56, 3/4 2009.

実践コンピュータアーキテクチャ -MIPS のアセンブリ言語と VHDL 設計-, オーム社, 2010

ハードウェア技術(第 6 章マイクロコンピュータ組み込み技術), 実教出版社, 2014

提供可能な設備・機器：

名称・型番(メーカー)

ALTERA MAX-II スタータキット	MATLAB/Simulink(2015)
ALTERA DE1	LEGO Mindstorms ev3
ALTERA DE1-SoC	Kinect/DepthSense
ALTERA DE0-nano-SoC	MakerBot Replicator 2X/Digitizer
ALTERA SoCKit	PHANToM Omni