

研究タイトル:

SolGel 薄膜を用いた教育用集積回路						
氏名:	長岡史創	ß / NAGAOKA Shiro	E-mail:	nagaoka@es.kagawa-nct.ac.jp		
職名:	教授		学位:	工学博士		
所属学会·協会:		電子情報通信学会、応用物理学会				
キーワード:		リソグラフィー、極微細加工、デバイスプロセス、pn 接合、半導体デバイス				
技術相談 提供可能技術:		・光や電子線を使った微細加工 ・微細加工処理工程における問題の原因解明 ・物理蒸着法を用いた各種材料の薄膜化、それに必要な真空環境の形成、真空装置作製				

研究内容:

トランジスタが発明されて 60 年以上経過したが、発明当時の限られた技術を工夫して目的の構造を実現する発想 は、色あせておらず、デバイスを学習する学生にとって大変参考になると同時に、より高度な課題に取り組む時の発想 の参考になると思われる。pn接合は半導体デバイスの基礎であり、これを理解することはデバイス物理を理解する上 で最初に理解しなければならない最も重要な項目の1つである。これら 2 つを組み合わせ、理論を学び、それを実際に 学習する実践技術者のための教育プログラムを構築できれば、創造性を高める教育方法として大変価値のあるものと なる。 これを実現するためには、 充実した設備がなくとも pn 接合が再現性よく作製できるデバイス構造と作製プロセス、 基礎的な項目の評価方法が必要である。そこで、簡単な電気炉を使い大気中で熱処理するだけで再現性よ〈不純物拡 散が可能な方法の開発に取り組み、それを実現した。

本研究では、このプロセスを軸とし、半導体物理で学習する理論に対応した単純化したデバイス構造とその作製プロ セス、デバイス動作の"見える化"、さらに教育用デバイスの高度化として、先駆者たちの研究開発における発想が実感 でき、かつ集積回路の基本が学習できるデバイスの作製などについて、電子線リソグラフィーの基礎研究を織り交ぜな がら取り組んでいる。図1は作製したpn接合太陽電池の電流-電圧特性である。良好な整流特性が得られている。図 2 はその太陽電池の写真とMOSトランジスタの写真である。図3は電子線リソグラフィーを用いた極微細加工の典型例で ある。解像度約 70nm、アスペクト比約7の解像度を実現し、実際に約 130nm の銅配線が実現した。 図 4 は感度曲線を 用いた電子線リソグラフィーの解像度シミュレーション結果である。 (a)

素子面積決め用SiO。窓



図 1 試作した pn 接合の電流-電圧特性の典型例



図3 電子線リソグラフィーによる極微細加工の典型例

図4 多層レジストの解像度解像度シミュレーション

-分

(b)

提供可能な設備・機器:

名称·型番(メーカー)				
半導体パラメータアナライザ・Agilent E5263A/E5290A&E5291A				
マグネトロンスパッタリング装置・自作				



Integrated Circuits Prepared by Using Sol-Gel Thin Film as the Educational Resources

Name NAGAOKA Shiro		E-mail	nagaoka@es.kagawa-nct.ac.jp				
Status	Profes	Professor, Dr. of Eng.					
Affiliations		Department of Electron					
Keywords		Sol-Gel, p-n Junction, Semi-conductor Device, Lithography					
Technical Support Skills		 Ultra Nanolithography Analysis of the Micro Fabrication Process Thin Film Manufacturing of the Variety of Materials using Physical Vapor Deposition, and Technology and Method for How to Make Vacuum Environment 					

Research Contents

It has past more than 60 years since the transistor is invented. The ideas that the scientists and engineers at that time had been struggling to make them real using limited performance of the fabrication techniques and instruments anyhow is the enduring attraction, and it is recognized that they are a brilliant reference for the students who learn the semiconductor device, and when they challenge the new idea. If it can be incorporated the concept of these historical technological challenges into the educational program of the most important topics, p-n junction, it would be a good educational program for cultivating the practical engineer. To achieve this purpose, the device preparation method without any sophisticated manufacturing apparatus and facility, in addition, the evaluation method to focus on the basic understanding about the theory are necessary.

In this study, the simple fabrication method to prepare the p-n junction using simple electric furnace in a normal air environment has been investigated, and as the result, good reproducibility and the electrical property of p-n junction were successfully achieved. And more sophisticated fundamental device, such as bipolar transistor, MOS transistor and simple Integrated Circuit for the educational use has been studied. Fig.1 shows typical I-V characteristics of the p-n Junction solar cell, Fig.2 shows the typical device samples, Fig.3 shows the photographs of the results of E B Lithography, and Fig.4 shows the simulation results of the

EB Lithography, respectively.



Fig. 1 Typical I-V characteristics of the Silicon p-n Junction solar cell

A Sample of the pn-Junction Diode Aluminum Electrodes





Slide Glass Cupper Tape (b) MOS Transistor (a) Silicon p - n Junction Solar Cell Fig. 2 Photographs of typical p - n Junction solar cell and MOS transistor



(a) Cross sectional view of the (b) Cu nano wire pattern double layer resist pattern

Fig. 3 Photographs of typical cross sectional view of the double layer resist pattern and cupper nano wire pattern



Available Facilities and Equipment

2 Channel High Speed Source/Monitor Unit · Agilent E5263A/E5290A&E5291A	
Magnetron Sputtering System \cdot Own Made	

