

研究タイトル：

CMOS IC はんだ接続部の接合不良検出法



氏名： 小野 安季良 / ONO Akira E-mail: ono@cn.kagawa-nct.ac.jp

職名： 准教授 学位： 博士(工学)

所属学会・協会： 電子情報通信学会、エレクトロニクス実装学会、IEEE

キーワード： 検査回路、開放故障、半断線故障

技術相談

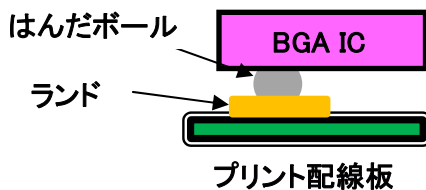
提供可能技術：

- ・はんだ接合箇所の検査法および検査回路
- ・CMOS IC の接合不良検出
- ・無線従事者国家試験対策用基礎講座(無線工学A)

研究内容： CMOS ゲート回路を断線センサーとして用いた部品接合不良検出法

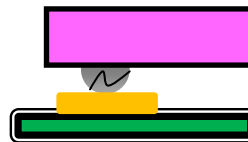
電子機器の小型化や軽量化に伴い、IC をプリント配線板に実装する際に接続不良が生じる可能性が高くなっている。本研究では、はんだ接合箇所の接続状態が 1. 正常、2. 半断線故障、3. 完全開放故障のいずれであるかを判定するための検査回路および検査法について研究している。

1. 正常



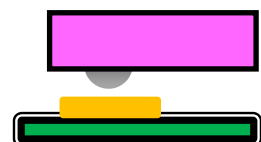
IC とプリント配線板のランドが接触抵抗ゼロで接続

2. 半断線故障



IC とランドが低抵抗の接触抵抗を伴って接続

3. 完全開放故障



IC とランドが完全にオープン

共同研究 LSI 搭載時の接合不良検査用テスト開発

「従来技術との優位性」

- ・半断線故障を検出できる。
- ・電気的な検査を行うので、確実な検出が可能である。
- ・他の検査と併用することで、検査時間の大幅な短縮になる。

「予想される応用分野」

- ・自動車搭載電子機器
- ・医療用機器

など、特に人命に関わる、または正確さが要求される電子機器の IC 実装時の接合故障検出に適している。

「特許関連の状況」

特願 2012-227286、はんだ接続部の検査回路および方法

提供可能な設備・機器：

名称・型番(メーカー)	
船舶用レーダー一式(FURUNO)	
デジタルオシロ・MSO9404A(アジレント)	